

# Slavisa Jovanovic

*Maître de conférences*

6 rue de Belgique  
54500 Vandoeuvre lès  
Nancy  
☎ port: 06.31.10.40.28  
✉ slavisa.jovanovic@  
univ-lorraine.fr  
slavisa-jovanovic.com  
36 ans



## Formation

- 2006-2009 **Doctorat en microélectronique et instrumentation**, Université Henri Poincaré, Laboratoire d'Instrumentation Électronique de Nancy - LIEN, Nancy.  
**Thèse:** Architecture de systèmes de calcul embarqués auto-organisés à base de technologie reconfigurable FPGA.
- 2005/06 **Master Recherche Ingénierie Systèmes (EEAPR), Spécialité recherche en Génie électrique et électronique**, Université Henri Poincaré Nancy - Institut National Polytechnique de Lorraine (INPL), Nancy.
- 2004 **Diplôme d'ingénieur en Électronique**, Ecole du génie électrique, Université de Belgrade, Serbie.

## Expérience professionnelle

- du 09/2012 - **Maître de conférences**, Université de Lorraine, Institut Jean Lamour (UMR7198), équipe 406, Nancy,  
**Activité de recherche:** Réseaux sur puces reconfigurables, Architectures de calcul adaptatives et bio-inspirés, Récupération de l'énergie.
- du 10/2010 au 09/2012 **Ingénieur de recherche contractuel**, Université Henri Poincaré, Laboratoire IADI, Nancy,  
**Activité de recherche:** chargé de conduire et superviser les projets de l'axe **Instrumentation, Capteurs et Traitement du signal**.
- du 10/2009 au 10/2010 **Post-doctorant**, Université Henri Poincaré, Laboratoire IADI - Nancy.  
**Activité de recherche:** Implantation temps réel des méthodes de traitement du signal ECG en IRM, instrumentation biomédicale et développement de capteurs compatibles IRM
- du 10/2006 au 10/2009 **Chercheur doctorant**, Université Henri Poincaré, Laboratoire LIEN, Nancy.  
**Activité de recherche:** Architectures de systèmes de calcul embarqués auto-organisés à base de technologie reconfigurable FPGA (étude et analyse des systèmes auto-organisés et transposition de leurs caractéristiques principales dans le domaine de technologie reconfigurable (FPGA); identification et recensement de besoins pour un système auto-organisé reconfigurable (NoC reconfigurable, approche architecturale, mécanisme d'apprentissage); propositions des solutions pour les deux premiers aspects; application et validation des aspects traités et développés sur un exemple de calcul (application traitement de l'image) sur FPGA.)
- du 01/2006 au 07/2006 **Stage Master Recherche**, Université Henri Poincaré, Laboratoire LIEN, Nancy.  
Modélisation d'un filtre actif triphasé en VHDL-AMS et réalisation de sa commande sur FPGA (adéquation algorithme architecture, optimisation de l'algorithme de la commande, implémentation)
- du 03/2004 au 12/2004 **Service national militaire**, Užice, Belgrade, Serbie.  
Groupe de télécommunication: brouillage et télégraphie

du 09/2003 au 03/2004 **Projet fin d'études, HDL House Design**, Belgrade, Serbie.  
le VITAL modèle d'une mémoire SDRAM de NEC (description et simulation VHDL).

## Activités pédagogiques et d'encadrement

Enseignement	Module	Public	Type
	<b>Maître de conférences (2012-14), Université de Lorraine, Nancy.</b>		
	Conception VLSI	M2 I2E2I	Cours/TP
	Modélisation SystemC	M2 I2E2I	Cours/TD/TP
	Introduction à la microélectronique	M1 I2E2I	Cours/TD/TP
	Informatique pour l'embarqué	M1 I2E2I	Cours/TD
	Circuits microprogrammés	L3 SPI	Cours/TD
	Introduction à l'électronique numérique	L2 Info	Cours/TP
	Électronique numérique	L3 Info	Cours
	<b>Total équivalent TD</b>		384
	<b>Vacataire (2009-10), Université Paul Verlaine, Metz.</b>		
	Électronique analogique	L1 IUT	Cours/TD
	<b>Total équivalent TP</b>		30
	<b>Moniteur (2006-09), Université Henri Poincaré, Nancy.</b>		
	Systèmes logiques	L1 SM	Cours/TD
	Microprocesseurs	L1 EEAR	TD
	Intrumentation programmable	L3 EEAR	TD/TP
	Electronique numérique	L3 EEAR	TP
	Circuits microprogrammés	L3 EEAR	TP
	Traitement de l'information	L CNED	TD/TP
	Physique de capteurs	L VANAPA	Cours/TD
	Conception microélectronique	M1 EEAR	TD/TP
	Electronique numérique	M1 EEAR	TP
	Architecture des processeurs spécialisés	M1 EEAR	TP
	Spécification des systèmes numériques	M2 RSEE	TP
	<b>Total équivalent TP</b>		288
Encadrement	<b>Intitulé</b>	<b>Niveau</b>	<b>Formation</b>
CHAHID Abderrazak	- Exploration de méthodes de détection de défauts d'arcs électriques à base d'un filtre actif monophasé et leur implantation sur une plate-forme reconfigurable FPGA	M2	Stage de Master Recherche, Master 2 I2E2I, Université de Lorraine (2014)
LE MEE Lilian	- Automatisation du processus de reconfiguration partielle des circuits FPGA (RePlanAhead)	L1	Stage de 1ère année du lycée, IRIS, Lycée Loritz, Nancy (2014)

SALHI Emna	- Implantation d'un algorithme de détection de défauts d'arcs électriques à base d'ondelettes sur une plate-forme reconfigurable FPGA	M2	Stage de Master Recherche, Master 2 EEA, Université de Montpellier (2013)
QI Pan	- Exploration de méthodes de détection de défauts d'arcs électriques à base d'ondelettes et leur implantation sur une plate-forme reconfigurable FPGA	M2	Projet fin d'études, élève ingénieur 3ème année, Polytech Paris-Sud (2013)
ZHAO Ze	- Vers l'automatisation du flot de conception de la reconfiguration dynamique partielle des FPGA	M2	Stage de Master Recherche, Master 2 ESE, Université de Lyon (2013)
TISSIER Romain	- Automatisation du processus de reconfiguration partielle des circuits FPGA	L1	Stage de 1ère année du lycée, IRIS, Lycée Loritz, Nancy (2013)
BARBIER Thérèse	- Développement de système de mesure de tensions induites par l'environnement IRM dans un stimulateur cardiaque	M2	Projet de fin d'études, élève ingénieure 3ème année, ENSICAEN (2012)
GARCI Maroua	- Système temps réel de suivi de mouvement respiratoire en IRM	M2	Stage de Master Recherche, Master 2 SEE, Université Henri Poincaré (2012)
JANOT Loic	- Adaptation de la méthode DRONE à l'application temps réel sur des structures matérielles/logicielles	M1	Stage d'application, élève ingénieur 2ème année, PHELMA Grenoble (2011)
SOURTY Marion	- Détection de complexes QRS dans l'environnement IRM	M2	Projet de fin d'études, élève ingénieure 3ème année, INSA Rennes (2010)
ZATOU Karim	- Caractérisation d'une plate-forme de mouvement compatible IRM	L3	Stage d'initiation à la recherche, Licence Ingénierie de la Santé, Université Henri Poincaré (2010)
SCHREINER Camille	- L'effet magnétohydrodynamique (MHD) sur un signal ECG dans un environnement IRM - Système de distortion de voix	L3	Stage d'initiation à la recherche, Faculté de Médecine, Université Henri Poincaré (2010)
CLAUDEL Julien	- Interface de contrôle pour une plate-forme de calcul à base d'un microcontrôleur	L3	Projet d'application, Licence EEA, Université Henri Poincaré (2008)

Autres activités

**Activités scientifiques et d'animation.**

- Expert OMNT (Observatoire des Micro et Nanotechnologies) dans le groupe *Thermoélectricité et Récupération de l'Energie*
- Coordinateur de la réunion mensuelle d'animation scientifique de l'équipe *Mesures et Architectures Electroniques* de l'institut Jean Lamour
- Relecture d'articles pour des conférences et journaux internationaux (IFIP-IWNoC, ICM 2014, Neural Computing and Applications Journal (NCA))
- Membre des jurys de soutenances de stage (Licence, Master, Thèse)
- Participation régulière aux manifestations de vulgarisation scientifique (Fête de la Science, atelier de monitorat)

**Responsabilités administratives**

- Responsable de la coordination des enseignements du secteur électronique pour la licence SPI à partir du septembre 2014

- Responsable de l'axe *Instrumentation et Traitement du Signal - ISP (2010-12)*  
→ équipe composée de 3 ingénieurs (1 permanent et 2 contractuels)
- Proposition de sujets de stage et de thèse
- Encadrement de projets d'étudiants et élèves ingénieurs
- Recherche de contrats de financement (Projet Maturation 2011, PEPS 2013, ANR)
- Collaboration avec d'autres équipes du domaine et de partenaires (Schiller Médical, SORIN)

## Compétences techniques

- méthodologie de conception de circuits numériques (RTL)
- adéquation algorithme/architecture (GFD)
- conception de systèmes numériques (composants programmables CPLD, FPGA)
- conception de circuits numériques en technologie CMOS
- modélisation de circuits numériques et mixtes (VHDL, VHDL-AMS, SystemC)
- traitement du signal biomédical (ECG) en IRM
- instrumentation biomédicale
- conception de cartes électroniques
- électronique analogique et de puissance

## Compétences informatiques

Programmation	C, C++, Qt, Java assembleur	programmation temps-réel (C++) INTEL iAPX 86, PIC 16Fxx, 18Fxx, dsPIC33Fxx, Hitachi H8S23 et Mo- torola 68HC11
Modélisation	VHDL VHDL-C co-simulation VHDL-AMS SystemC-(AMS)	Vital model standard 2.2 Modelsim-FLI
Outils	ModelSIM, FPGAAdvantage, ADVance MS Xilinx Platform Studio, ISE et Lattice Diamond RTL Compiler, Velocity, Virtuoso MPLAB,Hi-Tech Software BORLAND C++ Builder, Microsoft Visual C++, gcc Code Composer Studio PSpice,MatLAB/Simulink Altera Max+II, Quartus OrCAD, Altium, KiCAD Tanner L-edit,Magic VLSI Tool	outil HDL FPGA Embedded Development Kit outils de synthèse et layout (VLSI) microcontrôleurs PIC outils de développement logiciel outil DSP (TMS320C6713) outil HDL PCB Layout outil Layout
Office	Libre Office, Microsoft Office MikTeX,Kile,Lyx, Vim	outils Latex

Systèmes d'exploitation	Linux	Fedora, CentOS, Slackware, Red Hat
	Windows	95,98,2000,XP

## Langues étrangères

Français	<b>bilingue</b>	<i>Lu, écrit et parlé</i>
Anglais	<b>courant</b>	<i>Lu, écrit et parlé</i>
Allemand	<b>scolaire</b>	<i>Niveau A2 (Goethe Institut-Nancy)</i>
Russe	<b>scolaire</b>	<i>Lu, écrit et parlé</i>
Serbe	<b>bilingue</b>	<i>langue maternelle</i>

## Divers

champs d'intérêt	Linux, linux embarqué, hardware/software codesign, électronique de loisir
loisir	Lecture (romans, littérature scientifique), langues étrangères et voyages
pratique	ultimate (FlyClub 54), yoga, basket-ball, cyclisme et randonnée

## Publications

### Articles de revues internationales

S. Jovanović, C. Tanougast, C. Bobda and S. Weber: **CuNoC: A dynamic scalable communication structure for dynamically reconfigurable FPGAs**, *Journal of Microprocessors and Microsystems, Volume 33, Issue 1, February 2009, Pages 24-36.*

S. Jovanović, P. Poure, S. Saadate and S. Weber: **Design of a fully digital controller for a shunt three-phase active filter using VHDL-AMS language**, *International Journal of Electronics, Volume 95, Issue 10 October 2008, pages 1055 - 1071.*

### Articles de revues nationales

J. Felblinger, J-P. Blondé, S. Jovanović, L. Rousselet, J. Oster, C. Pasquier, J. Pascal, L. Zhou, N. Pillet, J-B. Schell, M. Ayachi, P-Y. Marie, D. Mandry, D. Leyal and M. Kraemer: **Capteur ECG intelligent pour la synchronisation des séquences en IRM et le monitoring des patients**, *IRBM, Volume 32, Issue 3, June 2011, Pages 179-184.*

### Conférences invitées

Eric Dabellani, Hassan Rabah, Nicolas Marques, Yves Berviller, Slavisa Jovanovic and Serge Weber: **Modeling and FPGA implementation of reconfigurable transcoder for real time video adaptation**, *invited paper at IEEE International Conference on Electronics, Circuits, and Systems December 8-11 2013, Abu Dhabi, UAE.*

S. Jovanović and P. Poure: **Design of power electronic digital controller based on FPGA/SOC using VHDL-AMS language**, *Invited paper at 2007 IEEE International Symposium on Industrial Electronics ISIE07, special session Electronics systems on chip, 4-7 juin 2007, Vigo Spain.*

## Conférences internationales

Pan Qi, Jinmi Lezama, Slavisa Jovanovic and P. Schweitzer : **Adaptive real-time DWT-based method for arc fault detection**, *The 27th International Conference on Electrical Contacts, ICEC 2014 Dresden, Germany, June 2014.*

Nicolas Marques, Hassan Rabah, S. Jovanović, Eric Dabellaini and Serge Weber: **Methodology and reconfigurable architecture for effective placement of variable-size hardware task**, in *NASA/ESA Conference on Adaptive Hardware and Systems, AHS 2013 Torino, Italy, June 2013.*

S. Jovanović, L. Rousselet, L. Albouy, P-A. Vuissoz, C. Pasquier and J. Felblinger: **Two degree-of-freedom (DOF) MRI-compatible motion generation system for MRI motion compensated algorithms evaluation**, *ISMRM - ESMRMB Joint Annual Meeting, Montreal, Canada, May 7 - 13, 2011.*

L. Rousselet, S. Jovanović, C. Pasquier and J. Felblinger: **Advantages of digital vs analog accelerometer-based sensor for respiratory motion correction**, *ISMRM - ESMRMB Joint Annual Meeting, Montreal, Canada, May 7 - 13, 2011.*

L. Rousselet, J. De Jonckheere, F. Narbonneau, S. Jovanović, C. Pasquier and J. Felblinger: **Improvements of respiratory motion recording: optical belt vs pneumatic belt**, *ISMRM - ESMRMB Joint Annual Meeting, Montreal, Canada, May 7 - 13, 2011.*

L. Rousselet, **S. Jovanović**, M. Lohézic, M. Filipovic, C. Pasquier and J. Felblinger: **Association of several MR compatible sensors for free breathing reconstruction method**, *ISMRM - ESMRMB Joint Annual Meeting, Montreal, Canada, May 7 - 13, 2011.*

L. Rousselet, M. Filipović, S. Jovanović, G. Bosser, C. Pasquier and J. Felblinger: **MR compatible spirometer**, *ISMRM - ESMRMB, Joint Annual Meeting, Stockholm, Sweden, May 7 - 11, 2010.*

C. Kilian, C. Tanougast, S. Jovanović, F. Monteiro, C. Diou and A. Dandache: **Modeling and behavioral Co-simulation C-VHDL of Network on Chip on FPGA for Education**, *ReCoSoC 2010, May 17-19, 2010, Karlsruhe, Germany.*

S. Jovanović, C. Tanougast, S. Weber and C. Bobda: **A New Deadlock-free Fault-tolerant Routing Algorithm for NoC Interconnections**, *FPL - 19th International Conference on Field Programmable Logic and Applications, Prague, Czech Republic, August 31 - September 2, 2009.*

S. Jovanović, C. Tanougast and S. Weber: **A New High-Performance Scalable Dynamic Interconnection for FPGA-based Reconfigurable Systems**, *19th IEEE International Conference Application-specific Systems, Architectures and Processors (ASAP) July 2-4, Leuven, Belgium 2008.*

S. Jovanović, C. Tanougast and S. Weber: **A New Self-Managing Hardware Design Approach for FPGA-based Reconfigurable Systems**, *Lecture Notes in Computer Science Vol. 4943, Reconfigurable Computing: Architecture, Tools, and Applications, 4th International Workshop, ARC 2008 Proceedings LONDON UK, march 2008.*

S. Jovanović, C. Tanougast, C. Bobda and S. Weber: **CuNoC: A Scalable Dynamic NoC for Dynamically Reconfigurable FPGAs**, *FPL - 17th International Conference on Field Programmable Logic and Applications, Amsterdam, Netherlands, 27-29 August 2007.*

S. Jovanović, C. Tanougast, C. Bobda and S. Weber: **A Dynamic Communication Structure for Dynamically Reconfigurable FPGAs**, *Reconfigurable Communication Centric SoCs, ReCoSoC07, June 2007, Montpellier France.*

S. Jovanović, C. Tanougast and S. Weber: **A hardware preemptive multitasking mechanism based on scan-path register structure for FPGA-based reconfigurable systems**, in *NASA/ESA Conference on Adaptive Hardware and Systems, AHS 2007 Edimburgh UK 5-8 August 2007.*

### Colloques et conférences nationaux

Laure Rousselet, Maélène Lohezic, Marina Filipovic, Cédric Pasquier, Jacques Felblinger et Slavisa Jovanovic: **Capteurs compatibles IRM pour la mesure de mouvements respiratoires**, *Groupe de Recherche sur les Applications du Magnétisme en Médecine, Rennes, France, 5-7 avril, 2011.*

Laure Rousselet, J. Dejonckheere, F. Narbonneau, S. Jovanovic, C. Pasquier, J. Felblinger: **Amélioration de l'enregistrement des mouvements respiratoires : ceinture optique vs ceinture pneumatique**, *Groupe de Recherche sur les Applications du Magnétisme en Médecine, Rennes, France, 5-7 avril, 2011.*

S. Jovanović, C. Tanougast and S. Weber: **A Hardware Design Approach for Self-organizing SoC based on Reconfigurable Technology**, *Colloque National du GDR SOC-SIP, june 2009.*

S. Jovanović: **Architectures de systèmes de calcul embarqués auto-organisés à base de technologie reconfigurable FPGA**, *École d'hiver Francophone sur les Technologies de Conception des Systèmes embarqués Hétérogènes, 12-14 janvier 2009, Chexbres, Suisse.*

C. Tanougast, S. Jovanović, F. Monteiro, C. Diou et A. Dandache: **Initiation à la modélisation et co-simulation comportementale C-VHDL d'un réseau de communication sur Puce (Network on Chip)**, *10es Journées Pédagogiques du CNFM, 26-28 novembre 2008, Saint-Malo.*

S. Jovanović, C. Tanougast and S. Weber: **Self-organizing System-on-Chip based on Reconfigurable Technology**, *Colloque National du GDR SOC-SIP, june 2008.*

S. Jovanović, C. Tanougast and S. Weber: **Self-organizing system architectures based on FPGA reconfigurable technology**, *Colloque National du GDR SOC-SIP, june 2007.*

### Communications nationales pédagogiques

Yves Berviller, Eric Dabellani, Nicolas Marques, Serge Weber et Slavisa Jovanovic: **Plateforme de développement de MPSoC appliquée au transcodage vidéo multi-terminaux en temps réel**, *12es Journées Pédagogiques du CNFM, 28-30 novembre 2012, Saint-Malo.*

C. Tanougast, S. Jovanovic, F. Monteiro, C. Diou et A. Dandache: **Initiation à la modélisation et co-simulation comportementale C-VHDL d'un réseau de communication sur Puce (Network on Chip)**, *10es Journées Pédagogiques du CNFM, 26-28 novembre 2008, Saint-Malo.*

### Communication de veille technologique

Slavisa Jovanovic: **Univ. du Texas A&M & Univ. du Caire : Contrôleur intégré pour convertisseur DC-DC de type Boost avec adaptation dynamique d'impédance d'entrée appliqué à des microgénérateurs thermoélectriques**, *Révue de veille stratégique OMNT - Energie - N° 53, septembre 2014.*

Slavisa Jovanovic: **Inst. Polytechnique Rensselaer : Circuit intégré basse consommation pour les dispositifs électrostatiques de récupération de l'énergie vibratoire de l'ordre de microwatt**, *Révue de veille stratégique OMNT - Energie - N° 52, juin 2014.*

### Brevets

Cédric Pasquier, Jacques Felblinger, Slavisa Jovanovic: **Apparatus for monitoring in a magnetic environment and method associated therewith**, *WO2013064642.*